

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-317296  
(43)Date of publication of application : 31.10.2002

(51)Int.Cl.	C25D	5/18
	C25D	5/02
	C25D	5/10
	C25D	7/00
	C25D	7/06
	H01L	21/60
	H05K	1/09
	H05K	3/18

(21) Application number : 2001-393551

(71)Applicant : MITSUI MINING & SMEI TING CO LTD

(22) Date of filing : 26.12.2001

(72)Inventor : MATSUMURA YASUNORI  
MAKITA HIDEAKI

### (30)Priority

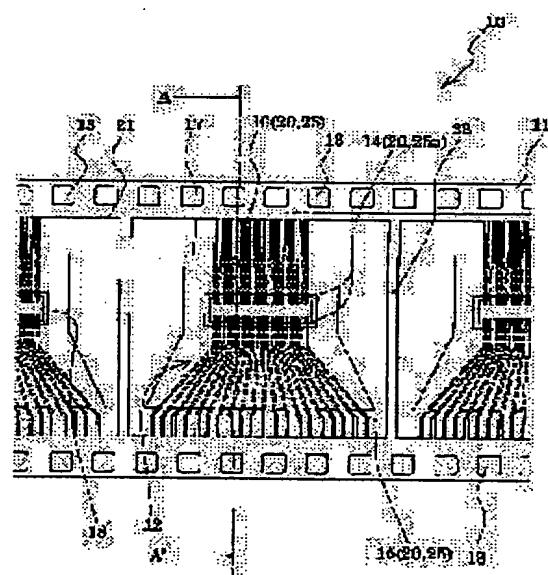
Priority number : 2001035419 Priority date : 13.02.2001 Priority country : JP

#### 54) PRINTED WIRING BASE MATERIAL AND ELECTROLYTIC TIN-BASE ALLOY PLATING METHOD

'57) Abstract:

**PROBLEM TO BE SOLVED:** To provide a printed wiring base material having tin-base alloy plating to obviate the production of lance-like deposits and an electrolytic tin-base alloy plating method.

**SOLUTION:** The printed wiring base material 10 includes an insulating base material 11 and wiring patterns 12 formed from conductive layers 20 on one surface of the insulating base material 11 and includes tin-base alloy plating layers 25 consisting of the tin-base alloy in at least portions of the wiring patterns 12. The average plating film grain size of the tin-base alloy plating layers 25 is  $\leq 2 \mu\text{m}$ .



### LEGAL STATUS

[Date of request for examination] 25.04.2003

[Date of sending the examiner's decision of rejection] 10.03.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2004-07026

[Date of requesting appeal against examiner's decision of rejection] 08.04.2004

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(1) 日本国特許庁 (JP)

(2) 公開特許公報 (A)

(3) 特許出願公開番号

特開2002-317296

(P2002-317296A)

(4) 公開日 平成14年10月31日 (2002.10.31)

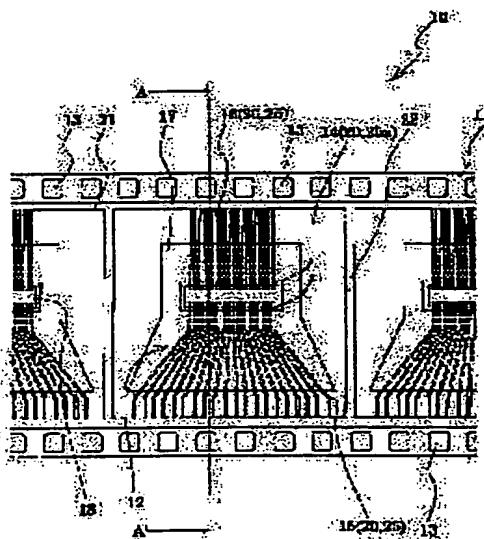
(5) 优先权日 C35 D 5/18 5/02 5/10 7/00 7/06	登記日 C35 D 5/18 5/02 5/10 7/00 7/06	F1 C35 D 5/18 5/02 5/10 7/00 7/06	セイド (S-0) 4 E 8 5 1 H 4 K 0 2 4 5 K 3 4 3 J 5 F 0 4 4 P
特許請求の範囲 01 12 13 14			
(1) 出願番号 特願2001-383551 (P2001-383551)	(7) 出願人 000006183 三井金属鉱業株式会社 〒100-8356 東京都千代田区大手町1丁目1番1号		
(2) 出願日 平成13年12月26日 (2001.12.26)	(7) 発明者 佐田 宏明 〒100-8356 東京都千代田区大手町1333-2 三井金属鉱業 株式会社 〒100-8356 東京都千代田区大手町1333-2 三井金属鉱業 株式会社		
(3) 优先権主張番号 特願2001-354119 (P2001-354119)	(7) 発明者 佐田 宏明 〒100-8356 東京都千代田区大手町1333-2 三井金属鉱業 株式会社 〒100-8356 東京都千代田区大手町1333-2 三井金属鉱業 株式会社		
(4) 优先権主張日 平成13年2月13日 (2001.2.13)	(7) 代理人 100-01234 三井金属鉱業株式会社		
(5) 优先権主張国 日本 (JP)			

## (5) 明細の名称 プリント記録基材及び記録入出合金メッキ方法

## (7) [要約]

【課題】 指捺印出物の発生のないスヌーピー金メッキを有するプリント記録基材及び電解スヌーピー金メッキ方法を提供する。

【解決手段】 記録基材11と、この記録基材11の一方間に導電層20から形成された記録パターン12とを備え、前記記録パターン12の少なくとも一部にスヌーピー合金からなるスヌーピー金メッキ層25を有するプリント記録基材10において、前記スヌーピー金メッキ層25の平均メッキ皮膜仕様が、2μm以下である。



#### 【特許請求の範囲】

【請求項 1】 地板基材と、この地板基材の一方面に塗電層から形成された配線パターンを具備し、前記配線パターンの少なくとも一部にスズ系合金からなるスズ系合金メッキ層を具備するプリント配線基材において、

前記スズ系合金メッキ層の平均メッキ皮膜は径が 2.0 μm 以下であることを特徴とするプリント配線基材。

【請求項 2】 請求項 1において、前記スズ系合金メッキ層のメッキ厚が 0.5 μm 以下であることを特徴とするプリント配線基材。

【請求項 3】 請求項 1又は 2において、前記スズ系合金が、スズ-ビスマス合金であることを特徴とするプリント配線基材。

【請求項 4】 請求項 1～3の何れかにおいて、前記地板基材に可換性を有するフィルムであることを特徴とするプリント配線基材。

【請求項 5】 請求項 1～4の何れかにおいて、前記スズ系合金メッキ層が、パルス電圧を印加した電解メッキにより形成されたものであることを特徴とするプリント配線基材。

【請求項 6】 プリント配線基材の配線パターンの少なくとも一部にスズ系合金からなるスズ系合金メッキ層を形成する際に、メッキ電極間にパルス電圧を印加することを特徴とする電解スズ系合金メッキ方法。

【請求項 7】 請求項 6において、前記メッキ電極間にパルス電圧を印加するのに、直流電圧を規制的に断続させることを特徴とする電解スズ系合金メッキ方法。

【請求項 8】 請求項 6又は 7において、前記パルス電圧は、印加時間全体に対する過電時間の比であるデューティ比が 1/10 以下となるように印加されることを特徴とする電解スズ系合金メッキ方法。

【請求項 9】 請求項 6又は 7において、前記パルス電圧は、印加時間全体に対する過電時間の比であるデューティ比が 1/3 以下となるように印加されることを特徴とする電解スズ系合金メッキ方法。

【請求項 10】 請求項 6～9の何れかにおいて、前記スズ系合金メッキ層の平均メッキ皮膜は径を 2.0 μm 以下とすることを特徴とする電解スズ系合金メッキ方法。

【請求項 11】 請求項 6～10の何れかにおいて、前記プリント配線基材の一部をメッキ液に浸漬した状態でパルス電圧を印加することにより前記配線パターンの一部に前記スズ系合金メッキ層を形成することを特徴とする電解スズ系合金メッキ方法。

【請求項 12】 請求項 6～11の何れかにおいて、前記プリント配線基材は、可換性を有するフィルムからなる地板基材上に前記配線パターンを有することを特徴とする電解スズ系合金メッキ方法。

#### する電解スズ系合金メッキ方法。

##### 【発明の詳細な説明】

###### 【000-01】

【発明の属する技術分野】本発明は、電子部品を実現するため用いる配線パターンの少なくとも一部にスズ系合金メッキを施したプリント配線基材及びプリント配線基材への電解スズ系合金メッキ方法に関するもの。なお、プリント配線基材とは、硬質の絶縁基板を用いたリシット配線基材や可換性のあるフィルムを絶縁基板としたフレキシブル配線基板をいい、フレキシブル配線基材としては、TAB (Tape Automated Bonding)、COF (Chip on Film)、CS-P (Chip on Solder Paste)、BGA (Ball Grid Array)、L-BGA (Liner Ball Grid Array)、FC (Flip Chip)、QFP (Quad Flat Pack) などに用いられるフィルムやシリアルテープを挙げることができる。

###### 【000-02】

【従来の技術】エレクトロニクス産業の発達に伴い、C (実装回路)、L-SI (大規模実装回路) 等の電子部品を実現するプリント配線板の需要が急速に増加しているが、電子機器の小型化、省電力化が要望され、これら電子部品の実装方法として、最近ではアドレーフ、シルバーフィルム、シルバーテープなどのフィルムやシリアルテープを用いた実装方式が採用されている。

【000-03】このようなプリント配線基材のうちのフレキシブル配線基材は、一般的に、連続した絶縁フィルム上に、金属層を接着、ラミネートすること又はスライクリングや真空蒸着あるいは無電解メッキにより膜のて薄い導電層を形成し、この導電層の上に電気めっきを施すという工程を経て絶縁基板を作製し、作製された導電層をフォトリソグラフ法により所定のパターンに形成後さらに表面に上部電気めっきを行うことによりて製造される。かかるフレキシブル配線基材は、絶縁フィルム上に導電層及び導電層表面に上部用の電気めっき層からなる配線パターンを有するものとなる。

【000-04】このような電気めっきによるメッキ層としては、スズ又はスズ合金からなるスズ系合金が用いられており、例えば、従来より一般的にヒートスズ-錫合金が用いられており、また、国際的な鉛フリー化によってスズ-錫合金の代わりにスズ-ビスマス合金等が用いられている。

###### 【000-05】

【発明が解決しようとする問題】このようなスズ系合金のメッキにおいては、配線パターンから団方向に電気析出物が多発するという問題がある。例えば、図 1-1 及び図 1-2 に示すように、レースト 0-1 が抜けられていなければ、エリアに複数配列された配線端子 0-2 の団方向に突出するように電気析出物 0-3 が発生する。かかる電気析

出物0.3は、長いものでは50μm以上となるので、端子間でショートする事態も発生し、歩留まりを大幅に低下させるという問題がある。このような問題は、特に高密度化された記録パターンにおいては致命的な問題であり、歩留まりに深刻な影響を及ぼすことが容易に予想される。

【00-06】本発明は、このような事情に鑑み、塊状析出物の発生のないスズ系合金メッキを有するプリント記録基材及び電解スズ系合金メッキ方法を提供することを課題とする。

【00-07】  
【課題を解決するための手段】前記課題を解決する本発明の第1の記録は、鉄錆基材と、その鉄錆基材の一方間に当電層から形成された記録パターンとを備えし、前記記録パターンの少なくとも一部にスズ系合金からなるスズ系合金メッキ層を備えるプリント記録基材において、前記スズ系合金メッキ層の平均メッキ皮膜 thicknessが2μm以下であることを特徴とするプリント記録基材にある。

【00-08】かかる第1の記録では、スズ系合金メッキ層の平均メッキ皮膜 thicknessが2μm以下であるので、塊状析出物がほとんど発生しておらず、記録基材間のショートなどの虞もないものである。

【00-09】本発明の第2の記録は、第1の記録において、前記スズ系合金メッキ層のメッキ層が、3.5μm以下であることを特徴とするプリント記録基材にある。

【00-10】かかる第2の記録では、スズ系合金メッキ層のメンキ層が3.5μm以下であるので、塊状析出物がさらに発生しない。

【00-11】本発明の第3の記録は、第1又は2の記録において、前記スズ系合金が、スズ-ヒスマス合金であることを特徴とするプリント記録基材にある。

【00-12】かかる第3の記録では、スズ-ヒスマス合金からなる記録パターンにおいて塊状析出物の発生がほとんどない。

【00-13】本発明の第4の記録は、第1～3の何れかの記録において、前記記録基材が可溶性を有するフレキシブルであることを特徴とするプリント記録基材にある。

【00-14】かかる第4の記録では、塊状析出物の発生のないスズ系合金メンキ層を有するフレキシブル記録基材となる。

【00-15】本発明の第5の記録は、第1～4の何れかの記録において、前記スズ系合金メッキ層が、パルス電圧を印加した電解メッキにより形成されたものであることを特徴とするプリント記録基材にある。

【00-16】かかる第5の記録では、パルス電圧を印加した電解メッキにより、平均メッキ皮膜 thicknessが2μm以下のスズ系合金メッキ層が容易に形成され、塊状析出物の発生が有效地に防止される。

【00-17】本発明の第5の記録は、プリント記録基材

の記録パターンの少なくとも一部にスズ系合金からなるスズ系合金メッキ層を形成する際に、メッキ電極間にパルス電圧を印加することを特徴とする電解スズ系合金メッキ方法にある。

【00-18】かかる第5の記録では、パルス電圧を印加した電解メッキを施すことにより、塊状析出物の発生が有效地に防止されたスズ系合金メッキ層が形成される。

【00-19】本発明の第5の記録は、第5の記録において、前記メッキ電極間にパルス電圧を印加するのに、直流電圧を規則的に断続させるチップを使用することを特徴とする電解スズ系合金メッキ方法にある。

【00-20】かかる第5の記録では、直流電圧を規則的に断続させるチップを使用することにより、比較的容易にパルス電圧を印加することができる。

【00-21】本発明の第5の記録は、第5又は7の記録において、前記パルス電圧は、印加時間全体に対する通電時間の比であるデューティ比が1/2以下となるよう印加されることを特徴とする電解スズ系合金メッキ方法にある。

【00-22】かかる第5の記録では、前記パルス電圧がデューティ比が1/2以下となるように印加されることにより、塊状析出物の発生が有效地に防止されたスズ系合金メッキ層が形成される。

【00-23】本発明の第5の記録は、第5又は7の記録において、前記パルス電圧は、印加時間全体に対する通電時間の比であるデューティ比が1/3以下となるよう印加されることを特徴とする電解スズ系合金メッキ方法にある。

【00-24】かかる第5の記録では、前記パルス電圧がデューティ比が1/3以下となるように印加されることにより、塊状析出物の発生が有效地に防止されたスズ系合金メッキ層が形成される。

【00-25】本発明の第1～5の何れかの記録において、前記スズ系合金メンキ層の平均メッキ皮膜 thicknessを2.5μm以下とすることを特徴とする電解スズ系合金メッキ方法にある。

【00-26】かかる第1～5の記録では、パルス電圧を印加した電解メッキを施してスズ系合金メンキ層の平均メッキ皮膜 thicknessを2.5μm以下とすることにより、塊状析出物の発生が有效地に防止されたスズ系合金メンキ層が形成される。

【00-27】本発明の第1～5の記録は、第6～10の何れかの記録において、前記スズ系合金メンキ層のメンキ層を3.5μm以下とすることを特徴とする電解スズ系合金メッキ方法にある。

【00-28】かかる第1～5の記録では、パルス電圧を印加した電解メッキを施してスズ系合金メンキ層のメンキ層が3.5μm以下とすることにより、塊状析出物の発生が有效地に防止されたスズ系合金メンキ層が形成される。

【00-29】本発明の第1～5の記録は、第6～10の何

わかの部において、前記プリント配線基材の一部をメラキ液に浸漬した状態でパルス電圧を印加することにより前記配線パターンの一部に前記スス系合金メッキ層を形成することを持つとする電解スス系合金メッキ方法にある。

【003-6】かかる第1-2の部では、プリント配線基材の配線パターンの一部のみに既にスス系合金メッキ層を形成することができる。

【003-7】本発明の第1-3の部は、第6-12の何れかの部において、前記プリント配線基材は、可換性を有するフィルムからなる配線基材上に前記配線パターンを有することを持つとする電解スス系合金メッキ方法にある。

【003-8】かかる第1-3の部では、塗状物の発生のないスス系合金メッキ層を有するフレキシブル配線基材を製造できる。

【003-9】

【発明の実施形態】以下、本発明の一実施形態に係るフレキシブル配線基材をその製造方法及び使用例と共に説明する。勿論、本発明はこれに限定されるものでないことはいってもよい。

【003-10】図1には実施形態1に係るフレキシブル配線基材の断面平面、図2には電子部品を実装した状態のA-A'断面を示す。

【003-11】図1及び図2に示すように、本実施形態のフレキシブル配線基材1-0は、T-A-Rテープであり、テープ状の絶縁フィルム1-1の一方面に、複数の配線パターン1-2が直線的に形成されている。絶縁フィルム1-1は、恒方向両側に移送用のスプロケット孔1-3と一定間隔で有し、一般的には、移送されながら、電子部品3-0が実装され、電子部品3-0が実装後、各配線パターン1-2毎に切断される。このようなフレキシブル配線基材1-0は、電子部品3-0が実装された後、各配線パターン1-2毎に切断された後、電子部品3-0が実装される場合がある。なお、テープ状の状態の場合も、各配線パターン1-2毎に切断した場合も、フレキシブル配線基材1-0であり、電子部品3-0の実装の有無も問わない。

【003-12】また、絶縁フィルム1-1の恒方向両端部には、スプロケット孔1-3が設けられているが、絶縁フィルム1-1に入スプロケット孔1-3と共に位置合わせのための直通孔、不良パッケージ表示、パッケージ外形などの種々の目的に合わせた直通孔が形成されていてもよい。

【003-13】配線パターン1-2は、実装する電子部品3-0と接続するテバイス側接続端子1-4と、外部と接続する入力側外部接続端子1-5及び出力側外部接続端子1-6とを具備し、これらを跨ぐ領域が、ソルダーレジスト層1-7によって覆われている。

【003-14】ここで、絶縁フィルム1-1としては、可換性を有すると共に耐薬品性及び耐熱性を有する材料を用

いることができる。かかる絶縁フィルム1-1の材料としては、ポリエチレン、ポリアミド、ポリイミド等を挙げることができ。特に、ヒフェニル骨格を有する芳香族ポリイミド（例えば、商品名：ユーピレックス、学部異性（株））が好ましい。なお、絶縁フィルム1-1の厚さは、一般的には、25～125μm、好ましくは、50～75μmである。

【003-15】このような絶縁フィルム1-1は、配線パターン1-2の所定の領域にテバイスホール1-8がパンチングにより形成されている。配線パターン1-2のテバイス側接続端子1-4は、テバイスホール1-8の端部からテバイスホール1-8内に突出するよう設けられており、このテバイス側接続端子1-4には、例えば、金（Au）からなるパンチプロ1-9を介して電子部品3-0が接続されている。詳しくは、電子部品3-0は、テバイスホール1-8よりも小さな凹形を有し、電子部品3-0の電極3-2に施されたパンチ3-1を介してテバイスホール1-8内に突出したテバイス側接続端子1-4と電気的に接続されている。

【003-16】配線パターン1-2は、絶縁フィルム1-1に形成されたテバイスホール1-8及びスプロケット孔1-3などが形成された一方の面で、一般的には、剛やアルミニウムからなる導電体層などの導電層2-0をバーニングすることにより形成される。このような導電層2-0は、絶縁フィルム1-1上に直接形成してもよい。導電層2-0の厚さは、例えば、0～70μm、好ましくは、0～95μmである。導電体層からなる導電層2-0としては、銀などが好ましい。

【003-17】なお、絶縁フィルム1-1上に導電層を設けるのではなくて、導電部層2-0は、ポリイミド樹脂を塗布し、焼成してポリイミドフィルムからなる絶縁フィルムとすることもある。

【003-18】また、絶縁フィルム1-1上に設けられた導電層2-0は、フォトリソグラフィー法により、テバイス側接続端子1-4、入力側外部接続端子1-5及び出力側外部接続端子1-6を含む配線パターン1-2としてバーニングされる。すなわち、フォトマスクを基板に接着後、フォトマスク部をフォトマスクを介してエクイップ液で化学的に溶解（エッチング処理）して除去し、さらにフォトマスクをアルカリ液等にて溶解除去することにより導電体層をバーニングする。

【003-19】なお、絶縁フィルム1-1上の恒方向両側には、配線パターン1-2に連続して、入力側外部接続端子1-5及び出力側外部接続端子1-6のそれぞれに亘ってメッキリード2-1及びこれらを相互に導通する導通部2-2がバーニングされている。これらは接続するメッキ層に使用されるもので、その後、除去できる領域に形成されている。

【003-20】次いで、このようにエッチングによりパターンングされた配線パターン1-2上には、ソルダーレジ

スト材料塗布液が塗布され、所定のバターニングにより、ソルダーレジスト層1.7が形成される。

【0045】さらに、ソルダーレジスト層1.7により積み重ねられない配線バーン1.2上、すなわち、デバイス側接続端子1.4、入力側外部接続端子1.5及び出力側外部接続端子1.6上には、メッキ層2.5が形成される。具体的には、デバイス側接続端子1.4上には、ススからなる第1のメッキ層2.5aと、この上にスズ-ビスマス合金からなる第2のメッキ層2.5bとが重ねて形成されている。

【0046】本実施形態では、ススからなる第1のメッキ層2.5aは無電解メッキで形成し、スズ-ビスマス合金からなる第2のメッキ層2.5bは、詳細は後述する本明に係る電解スズ系合金メッキ方法により形成した。なお、ススからなる第1のメッキ層2.5aも本明に係る電解スズ系合金メッキ方法により形成してもよい。

【0047】ここで、スズ系合金メッキ層である第1及び第2のメッキ層2.5a及び2.5bの平均メッキ皮膜粒径は2.0μm以下であり、メッキ厚はそれぞれ3.5μm以下、詳しくは1.0μm以下である。これにより、第1及び第2のメッキ層2.5a及び2.5bには堆積析出物はほとんど発生しておらず、デバイス側接続端子1.4、入力側外部接続端子1.5及び出力側外部接続端子1.6の記憶端子間のショートは全くない。

【0048】このような平均メッキ皮膜粒径は2.0μm以下であり、メッキ厚はそれぞれ3.5μm以下、詳しくは1.0μm以下であるスズ系合金メッキ層の形成方法は特に規定されず、少なくとも平均メッキ皮膜粒径は2.0μm以下となるようにメッキすれば堆積析出物はほとんど生じることはない。実験の結果、少なくとも平均メッキ皮膜粒径を2.0μm以下とし、さらに必要に応じて、メッキ厚を0.5μm、詳しくは1.0μm以下とすれば、長さが1.0μmを越す堆積析出物はほとんど発生しないことが確認された。

【0049】このような平均メッキ皮膜粒径が2.0μm以下となるメッキ層を形成するメッキ方法としては、後述するようにパルス電圧を印加してメッキする本明に係るメッキ方法の他、メッキ液に添加剤を添加して平均メッキ皮膜粒径を小さくする方法が考えられる。このような添加剤としては、例えば、アミニーアルテヒドの反応生成物であるR.P.A.Aなどを挙げることができる。なお、このような添加剤を添加して形成したスズ系合金メッキ層は、添加剤を添加しないで形成した場合と比較して軽くなり、曲げ強度が低下するなどの欠点を有する。

【0050】次に、本明に係るスズ系合金メッキ方法を実施するためのメッキ装置の一例を図3を参照しながら説明する。

【0051】図3に示すように、メッキ装置40は、メッキ液41を保持するメッキ槽42と、このメッキ槽4

2内に設けられてアゾードを構成する電極43とを有する。

【0052】また、メッキ槽42は、本実施形態のフィルムキャリアテーブとなる連続する電極フィルム1.1すなわち、表面に導電層2.0をバターニングした配線バーン1.2が重ねられた連続する電極フィルム1.1が、その内部で組立した状態でメッキ液41中に浸漬されながら、図示しない操作手段によって連続的に搬送されるように、導電性断面が長手方向に延びる導形枠に構成されている。すなわち、メッキ槽42の長手方向両側の壁42aに、それぞれスリット部42bが設けられており、絶縁フィルム1.1は、このメッキ槽42の長手方向一方の壁42aに設けられたスリット部42bからメッキ槽42内の面方向は中央部を長手方向に搬送され、他方の壁42aに設けられたスリット部42bにてしてメッキ槽42の外側に搬送されるようになっている。なお、このメッキ槽42には、図示しない導線表面によって新しいメッキ液が供給されるようになっており、液面の高さは常に一定の位置に保持されている。

【0053】メッキ装置40では、陰極(カソード)は、フレキシブル配線基材1.0の配線バーン1.2を構成する導電層2.0であり、この導電層2.0は、メッキリード2.1を介して、例えば、メッキ槽42の外側に設けられるロール状の接触部材45に当接し、接触部材45はそれをお互い40に接続されている。

【0054】ここで、電源46は、電極43と接触部材45との間にパルス電圧を印加するもので、直流電源47とチャージ48とを具備するものである。すなわち、電源46は、直流電源47の直流通電圧をチャージ48により規則的に断続させることにより、1ルス電圧を電極43と接触部材45との間に印加するものである。なお、パルス電圧の印加時間は、46に規定されるものではなく、パルス電圧を発生させる種々の手段が使用できる。

【0055】次に、このようなメッキ装置40を用いて第2のメッキ層2.5bを形成する本明に係るメッキ方法について説明する。まず、図4に示すように、配線バーン1.2との入力側外部接続端子1.5側を下向きとしてフレキシブル配線基材1.0をメッキ装置40に配置する。すなわち、配線バーン1.2の入力側外部接続端子1.5のみがメッキ液41に浸漬されるように、フレキシブル配線基材1.0をメッキ装置40に配置する。そして、このフレキシブル配線基材1.0を連続的に移動させながら電気メッキを行う。このとき、電極43と接触部材45との間に、直流通電源47により所定のパルス電圧を印加する。これにより、入力側外部接続端子1.5の第1のメッキ層2.5aの上のみに第2のメッキ層2.5bが形成されるが、堆積析出物はほとんど発生せず、入力側外部接続端子1.5の配線端子間のショートは全くない。なお、第2のメッキ層2.5bは、平均メッキ皮膜粒径は2

μm以下であり、メッキ厚が3.5μm以下である。  
【0056】上述したメッキ装置4.0では、メッキする  
領域のみをメッキ液4.1に浸没してメッキを行ったが、  
メッキする領域以外をパッキンやレジストでマスキング  
し、例えば、全体をメッキ液4.1に浸没してメッキする  
ようにしてもよい。

【0057】このようなスズ系合金メッキ方法における  
パルス電圧の印加条件は、塊状析出物が生成しないで、  
基本的な特性を備えたメッキ膜を形成できる条件での  
方がよい。一般的には、パルス電圧は、印加時間全体に対する  
通電時間の比であるデューティ比が1/2以下、  
好みぐは、1/3以下として、積り重ね印加するよう  
にすると、塊状析出物が発生しないメッキ層が形成され  
る。ここで、デューティ比は、以下の式で定義され  
る。図3で表される。

【0058】

【算1】  $D = T_{on} / (T_{on} + T_{off})$

ここで、 $T_{on}$ はパルス電圧通電時間、 $T_{off}$ はパルス電  
圧中止時間である。

【0059】このようにすることで、配線パターン1.2  
のソルダーレジスト層1.7が形成されていない領域、す  
なわち、メッキ液4.1に浸没された接着スチ部である入  
力側外部接続端子1.5にスズ系合金メッキからなる第2  
のメッキ層2.5bを、塊状析出物を発生させることなく  
形成することができる。

【0060】なお、本実施形態では、スズ系合金メッキ層  
として、スズ-ビスマス合金メッキ（ビスマス濃度が  
5～20%程度）を用いた。スズ-ビスマス合金は、  
鉛フリーの半田として有能なものであり、ビスマス濃度  
を5～20%と高濃度とすることにより、鉛半田と同等  
の強度を有するメッキ層を得ることができる。

【0061】また、このようスズ-ビスマス合金メッキを施すメッキ装置4.0では、メッキ液4.1のビスマス  
が第2のメッキ層2.5bとして析出されるため、常に一  
定のビスマス濃度の第2のメッキ層2.5bを形成するに  
は、メッキ液4.1にビスマス化合物を補充する必要があ  
る。このビスマス化合物としては、例えば、アルカソル  
カルボン酸またはアルカソルスルホン酸系の弱いビ  
スマス化合物を挙げることができる。このようなビスマ  
ス化合物をメッキ液4.1中に補充することにより、一定  
のビスマス濃度（約5～20%）の組成であるスズ-ビ  
スマス合金からなる第2のメッキ層2.5bを容易に形成  
することができる。

【0062】さらに、本実施形態では、フレキシブル配  
線基材1.0としてT-A-Bテープを示したが、勿論、こ  
れに限定されず、本発明をT-BGA（Tape-Ba  
sed BGA）、アレイ（Array）テープ、テープCSP（C  
hip Size Package）、ASIC（Ap  
plication Specific Integrated Circuit）テープなどの各種半導体パ

ッケージ等に適用できることはいうまでもない。

【0063】（実施例1）上述したようなT-A-Bテープ  
であるフレキシブル配線基材1.0の配線部、すなわち、  
テバイス側接続端子1.4、入力側外部接続端子1.5及び  
出力側外部接続端子1.6上以外の部分にソルダーレジス  
ト層1.7を設け、テバイス側接続端子1.4、入力側外部  
接続端子1.5及び出力側外部接続端子1.6上に、無電解  
メッキにより、スズからなる第1のメッキ層2.5aを設  
け、その後、アニール処理したもの用意した。

【0064】このようなT-A-Bテープに上述したメッキ  
装置4.0を用いて、入力側外部接続端子1.5及び出力側  
外部接続端子1.6にスズ-ビスマス合金（ビスマス5重  
度%）からなる第2のメッキ層2.5bを形成した。

【0065】同時に、メッキ装置4.0のメッキ液4.1  
として、5重量%のリチウム合金メッキ液（石原製品社  
製：PF-03Mをベースとする）を用い、4.0に保  
持してT-A-Bテープの入力側外部接続端子1.5及び出力  
側外部接続端子1.6の内側が一方側を充満し、電極4.3  
と接触部材4.5との間に、電流密度1.0A/dm<sup>2</sup>、デ  
ューティ比D=1/3（ $T_{on}=4.5\text{ ms}\text{ e. o.}$ 、 $T_{off}=$   
 $9.0\text{ ms}\text{ e. o.}$ ）のパルス電圧を印加し、厚さ1.0μmの  
第2のメッキ層2.5bを形成した。同様にして、入力側  
外部接続端子1.5及び出力側外部接続端子1.6の外側  
にも第2のメッキ層2.5bを形成した。なお、電圧4.3  
としては5V電圧を用いた。

【0066】このように形成した第2のメッキ層2.5b  
を有する入力側外部接続端子1.5及び出力側外部接続端  
子1.6を頭部端子で剥離した結果を図5に示す。図5から  
わかるように、第2のメッキ層2.5bには塊状析出物は  
確認されず、第2のメッキ層2.5bを形成した入力側外  
部接続端子1.5及び出力側外部接続端子1.6も凹凸の少  
ないシャープなものであった。なお、第2のメッキ層2.  
5bの平均メッキ皮膜 thicknessは平均で1.68μmであっ  
た。

【0067】ここで、平均メッキ皮膜 thicknessは、図4.0に  
示すように、走査顕微鏡（SEM）写真から求めた。す  
なわち、対角線a-bの実際の長さを測定し、これを $\alpha$   
とする（μm）、次にその対角線上に有る結晶粒の個数  
を測定し、これを $\beta$ とする（μm）、この $\alpha$ 及び $\beta$ を用  
いて平均皮膜 thicknessを求める。

【0068】（比較例1）メッキする際に、電極4.3と接  
触部材4.5との間に、電流密度1.0A/dm<sup>2</sup>の直流電  
圧を印加した以外は実施例と同様にして、厚さ1.0μm  
のスズ-ビスマス合金からなる第2のメッキ皮膜を形成した。

【0069】かかる第2の皮膜を有する配線部を実施例  
と同様に頭部端子で剥離した結果を図7に示す。図7から  
わかるように、比較例のメッキ皮膜には、長さが5.0μ  
mを越す塊状析出物3が確認され、多數の短い塊状  
析出物も確認され、メッキ皮膜を有する配線部の形状も  
凹凸の多いものであった。

【00:7:0】(実施例2) 16重量%Ni-1-Sn合金メッキ液(石原英品社製: P.F.-0.5Mをベースとする)を用い、電流密度を出力端子側で15A/dm<sup>2</sup>、入力端子側で13A/dm<sup>2</sup>、デューティ比D=1/4(Ton=1.0ms:off:1.0ms)とした以外は実施例1と同様にスーピスマス合金メッキを施した。メッキ厚は5~6μmの組いとした。なお、電圧4.3としては表面にP-1メッキを施したP-1電極を用いた。

測定回数	被検査端子の数(1端子を2端子に別)					平均メッキ厚
	1~2	3~10	11~20	21~50	51以上	
400回目	1	6	5	0	0	1.6μm
100回目	1	6	5	0	0	1.6μm
1700回目	1	0	0	0	0	1.6μm

【00:7:3】(試験例1~9)絶縁フィルム上に設けた鋼の端子層の上にススの無電解メッキを施したテストサンプル(配線用端子を2日本有する)に、5%Ni-1-Sn合金メッキのメッキ液(石原英品社製: P.F.-0.5Mをベースとする)を用いて、下記条件不電解メッキを施した。その後、メッキ層、メッキ層の外観観察、SEMによるメッキ皮膜粒径の測定を行った。

【00:7:4】アノードとして50板を用い、アノードと9.0cmの距離を保ててテストサンプルを配置し、バルス電圧: 0A/dm<sup>2</sup>としてメッキ厚1.0μmを組ってメッキした。また、メッキ液はポンプにより循環させた。

【00:7:1】400m、1100m及び1700m処理した後、それぞれ144つの配線パターンの2~8配線端子を頭部側で脱離し、鉛状析出物の数及び大きさを測定した。結果を表1に示す。また、それぞれの処理品の走査顕微鏡(SEM)写真を図8及び図9に示す。なお、平均メッキ皮膜粒径は、実施例1と同様に測定した。

### 【00:7:2】

【表1】

【00:7:5】メッキ条件、メッキ厚を表2に、鉛状析出物の生成、平均メッキ皮膜粒径を表3に示す。なお、メッキ厚は電流×時間により測定し、鉛状析出物は2日本の一端子について、1.1μm以上のものの数を計測した。また、平均メッキ皮膜粒径は、実施例1と同様の方法で測定した。

【00:7:6】(比較試験例)バルス電圧の代わりに直流電圧を印加した以外は試験例1~9と同様にしてメッキを行った。

### 【00:7:7】

【表2】

測定回数	電流密度		電解時間	電解時間	電解時間	
	1~2	3~10				
400回目	1.0mA/cm <sup>2</sup>					
100回目	1.0mA/cm <sup>2</sup>					
1700回目	1.0mA/cm <sup>2</sup>					
1000回目	1.0mA/cm <sup>2</sup>					
2000回目	1.0mA/cm <sup>2</sup>					
3000回目	1.0mA/cm <sup>2</sup>					
4000回目	1.0mA/cm <sup>2</sup>					

【表3】

	試験条件						平均メッシュ皮膜付着率
	電圧	電流	印加時間	電圧	電流	印加時間	
試験例1	20V	0.5	10	0.5	0.5	10	34.5%
試験例2	20V	0.5	10	0.5	0.5	10	34.5%
試験例3	20V	0.5	10	0.5	0.5	10	34.5%
試験例4	20V	0.5	10	0.5	0.5	10	34.5%
試験例5	20V	0.5	10	0.5	0.5	10	34.5%
試験例6	20V	0.5	10	0.5	0.5	10	34.5%
試験例7	20V	0.5	10	0.5	0.5	10	34.5%
試験例8	20V	0.5	10	0.5	0.5	10	34.5%
試験例9	20V	0.5	10	0.5	0.5	10	34.5%
試験例10	20V	0.5	10	0.5	0.5	10	34.5%

【00-7-9】この結果、平均メッシュ皮膜付着率を約34.5%以下とすることにより、1.1μm以上の培養析出物はほとんど発生しなくなり、配線端子間のショートなどの疵がないことが確認された。

【00-8-1】また、パルス電圧を印加してメッシュを施す場合、デューティ比を低下するほど培養析出物の発生数が減少し、デューティ比が1/2以下で直流電圧印加との差が顕著に現れ、1/3以下ではさらに効果的であり、0.1μs以下では1.1μm以上の培養析出物は発生しなくなることが確認された。一方、同一デューティ比では、T<sub>on</sub>時間を長くした方が培養析出物の数を低減できることがわかった。

【00-8-2】なお、異常析出、メッシュなら、変色、液漏り、漏地テスト、クラック、半田流れ性などについても比較したところ、試験例1～9と比較試験例10では差異は認められなかった。

【00-8-3】(試験例10)試験例1～9と同様に、電解フィルム上に設けた開口部電極の上にスズの電解メッシュを施したテストサンプル(配線用端子を2つ本有する)に、15.96%1～9%合金メッシュのメッシュ(石原英品社製、PF-05Mをベースとする)を用いて、下記条件下で電解メッシュを施した。その後、メッシュ層、メッシュ層の外被膜層、S.E.M.I.によるメッシュ皮膜付着率の測定を行った。メッシュ条件は以下の通りである。

【00-8-3】アソード：P1メッシュを施したメッシュ状のP1電極  
印加電圧：パルス電圧(デューティ比D=1/4, T<sub>on</sub>=1.0ms, T<sub>off</sub>=3.0ms, 0.5V)

電流密度：1.8～7A/cm<sup>2</sup>

粗いメッシュ厚：30μm

【00-8-4】メッシュ厚は、平均で31.7μmであり、平均メッシュ皮膜付着率は、1.68μmであった。また、培養析出物は2.8本の端子×2ビースについて、1.1μm以上のものが2カ所で検出された(1.1μmのも

の12.2μmのもの)。なお、メッシュ層及び平均メッシュ皮膜付着率は、試験例及び実施例1と同様の方法で測定した。

#### 【00-8-5】

【発明の効果】以上説明したように、本発明によれば、スズ系合金メッシュ層の平均メッシュ皮膜付着率を2μm以下とすることにより、培養析出物がほとんど発生しないで配線端子間のショートなどの疵もないスズ系合金メッシュを有するプリント配線基材を提供することができ、また、メッシュ電極間にパルス電圧を印加してメッシュすることにより、培養析出物の発生が効果的に防止されたスズ系合金メッシュ層を形成することができるという効果を実現する。

#### 【図面の簡単な説明】

【図1】図1には本発明の実施形態1に係るフレキシブル配線基材の断面構造である。

【図2】図2のフレキシブル配線基材に電子部品を実装した状態のA-A断面図である。

【図3】本発明のスズ系合金メッシュ方法を実施するたとのメッシュ表面を示す断面構造である。

【図4】本発明のスズ系合金メッシュ方法の一例を説明するための図である。

【図5】本発明のスズ系合金メッシュ方法を実施する際のパルス電圧の印加状態を示す説明図である。

【図6】本発明の実施形態1の配線部の拡大図である。

【図7】本発明の比較例の配線部の拡大図である。

【図8】本発明の実施例2のスズ系合金メッシュ層の表面のSEM写真である。

【図9】本発明の実施例2のスズ系合金メッシュ層の表面のSEM写真である。

【図10】本発明における平均メッシュ皮膜付着率を測定する方法を示す説明図である。

【図11】従来技術にかかる電解スズメッシュ方法によりプリント配線基材にスズ系合金メッシュを行った場合の配

導部の拡大図である。

【図1-2】図1-1の矩状折出物を拡大して示す図である。

【符号の説明】

3. 矩状折出物

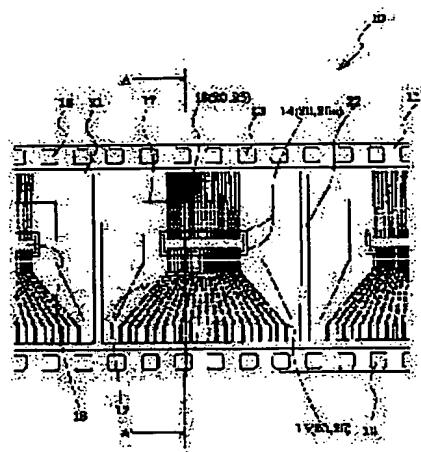
1-0. フレキシブル配線基材

1-1. 銀線フィルム

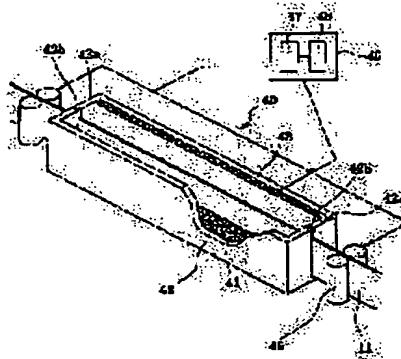
1-2. 配線パターン

- 1-3. スプロケット孔
- 1-4. テバイス側接続端子
- 1-5. 入力側外部接続端子
- 1-6. 出力側外部接続端子
- 1-7. ソルダーレジスト層
- 2-0. 電極層
- 2-5a. 第1のメッキ層
- 2-5b. 第2のメッキ層

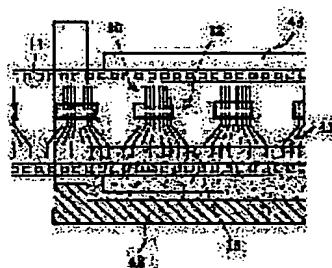
【図1】



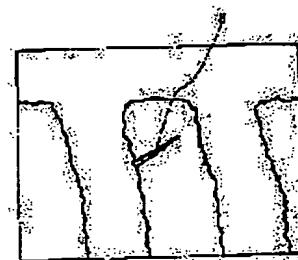
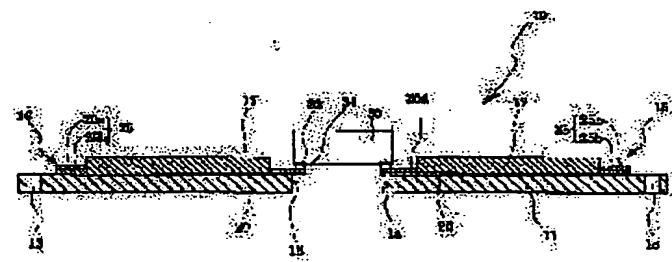
【図3】



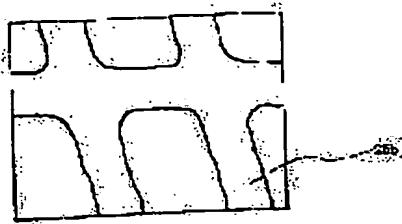
【図4】



【図5】



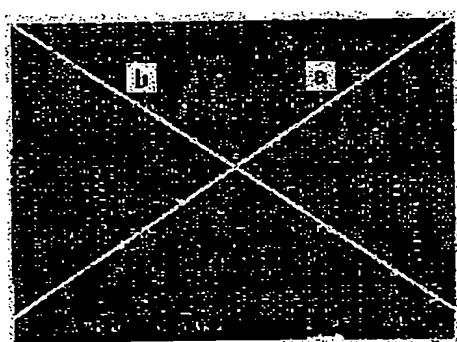
[図 6]



[図 8]



[図 10]



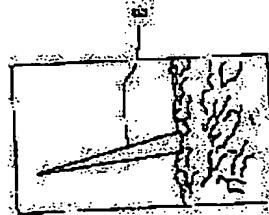
(a)



[図 11]



[図 12]



〔図9〕

(a)



(b)



プロジェクトページの統計

名前: (51)Int:CCP  
HOSK 21/60  
HOSK 1/09  
3/18

識別記号:  
3-1-6

件名:  
HOSK 21/60  
HOSK 1/09  
3/18

3-1W  
A  
G

データマスク一覧(56)

〔2-11〕

F2-4(25) 4E051 AA02 AA04 AA16 BB01 BB39  
BB55 CC06 CC07 DD04 DD06  
DD12 DD13 DD21 DD54 BB14  
AK024 AA21 AB02 AB08 AB17 AB19  
BK09 BA12 BB11 BC02 C007  
DA02 EA04 FA02 FA05 GA16  
SE343 AA07 AA16 AA18 AA39 BB14  
BB23 BB24 BB28 BB54 BB57  
CC07 DD33 DD43 DD45 DD75  
ER12 ER18 GG08  
SF044 MM03 MM13 MM23 MM48

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**